

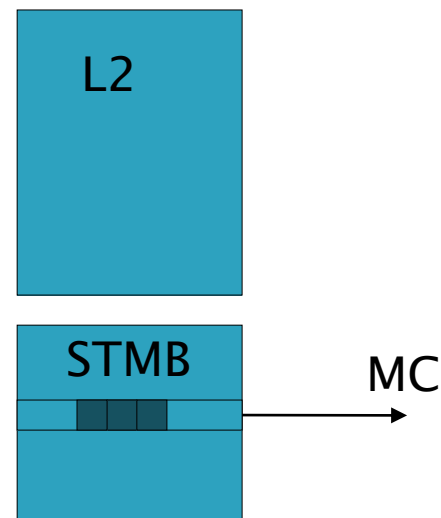
Настройка режимов кэширования обращений в память оптимизирующим компилятором

Горелов М.А.

Москва 2015

- $\text{Array_size} > \text{L2_size}$
- Два негативных эффекта:
 - Кэшированные данные будут замещены раньше, чем использованы
 - При каждом промахе в строке L2 инициализируется запрос по чтению этой строки в контроллер памяти и на запись вытолкнутой строки в память

- Отключение кэширования
- Включение режима WriteCombining
 - Данные не кэшируются
 - Нет запроса по чтению строки в контроллер памяти (МС)
 - Операции записи по соседним адресам объединяются в одну массивную
 - Интервал между комбинируемыми операциями не превышает `stmb_time_out`

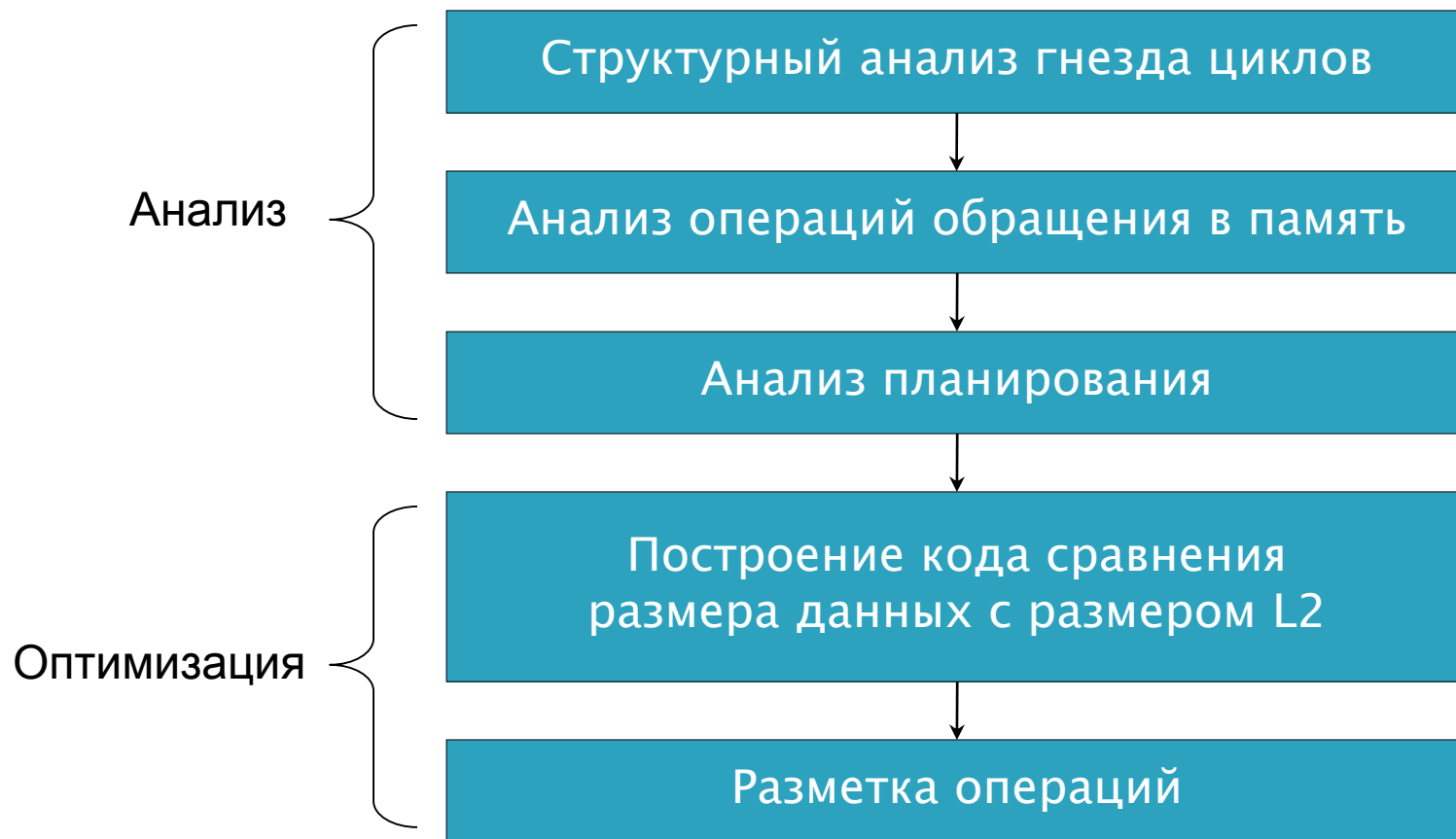


- Установка атрибутов в таблице страниц
- built-in функции

Недостатки ручной настройки:

- Рост размера кода
- Ухудшение его читаемости
- Необходимо знакомство с подсистемой памяти целевой машины
- Неприменима при использовании открытых библиотек вычислительных методов

- Применяется к гнезду циклов



Структурный анализ гнезда циклов

- Оптимизация применима к циклам вида:

```
for (i1)
  for (i2)
    for (i3)
      {
        ...
      }
    for (i4)
      {
        ...
      }
```

Анализ операций обращения в память

- Для операции записи проверяется:
 - Линейность индекса относительно индуктивных переменных
 - Объект – массив
 - В гнезде циклов нет чтений по тому же адресу
- Операции, записывающие данные одного массива, группируются

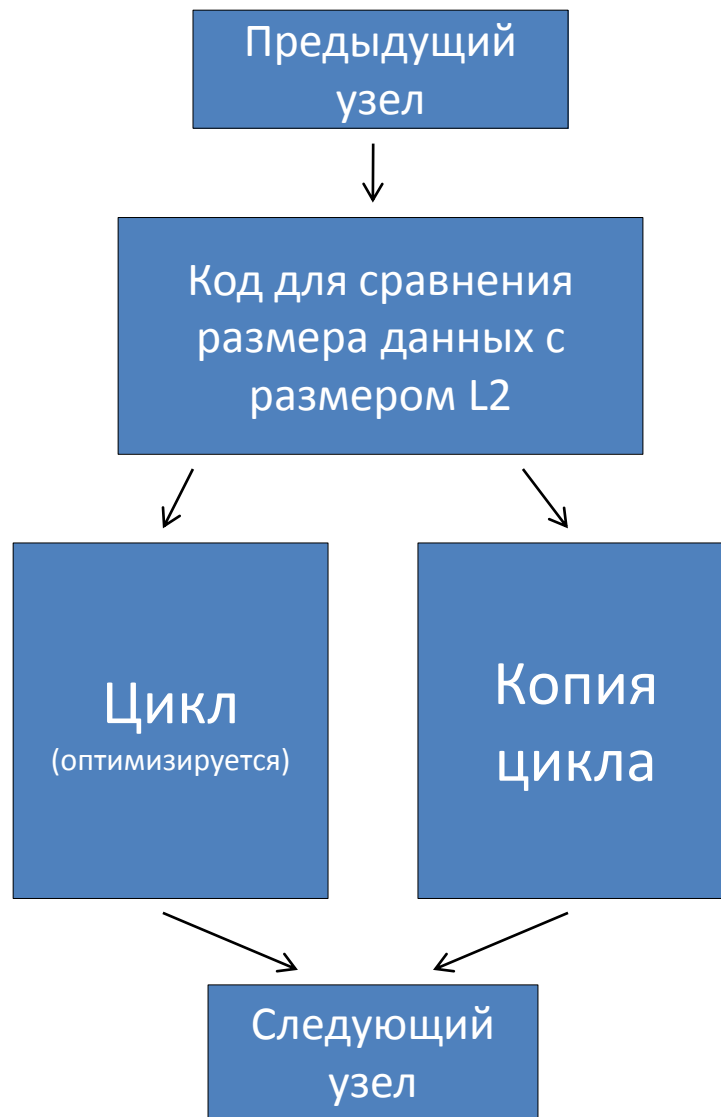
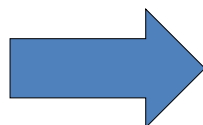
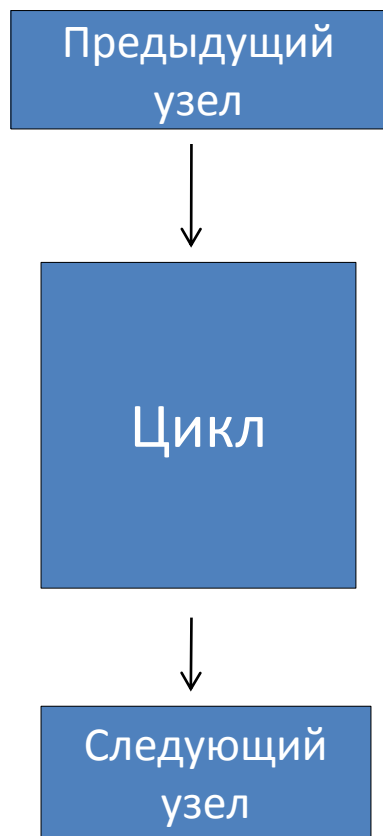
Анализ планирования

- Необходим для определения, какой режим кэширования предпочтительнее
- Строится предварительное планирование
- Каждой операции записи ставится в соответствие время планирования
- Результаты работы планировщика:
 - Временные интервалы между операциями записи
 - Время планирования одной итерации цикла

Построение кода сравнения размера данных с размером L2

- Границы цикла известны
 - Сравнение на этапе компиляции
- Границы цикла не известны
 - Компиляция: изменение кода
 - Исполнение: Versioning

Построение кода сравнения размера данных с размером L2



Разметка операций

- Memory Address Specifier (MAS)
- Интервал по времени планирования между соседними записями меньше `stmb_time_out`
⇒ Операции помечаются для применения режима `WriteCombining`
- Интервал по времени планирования между соседними записями больше `stmb_time_out`
⇒ Запрещается кэширование, режим `WriteCombining` не включается

- Основная проблема – взаимодействие с другими оптимизациями

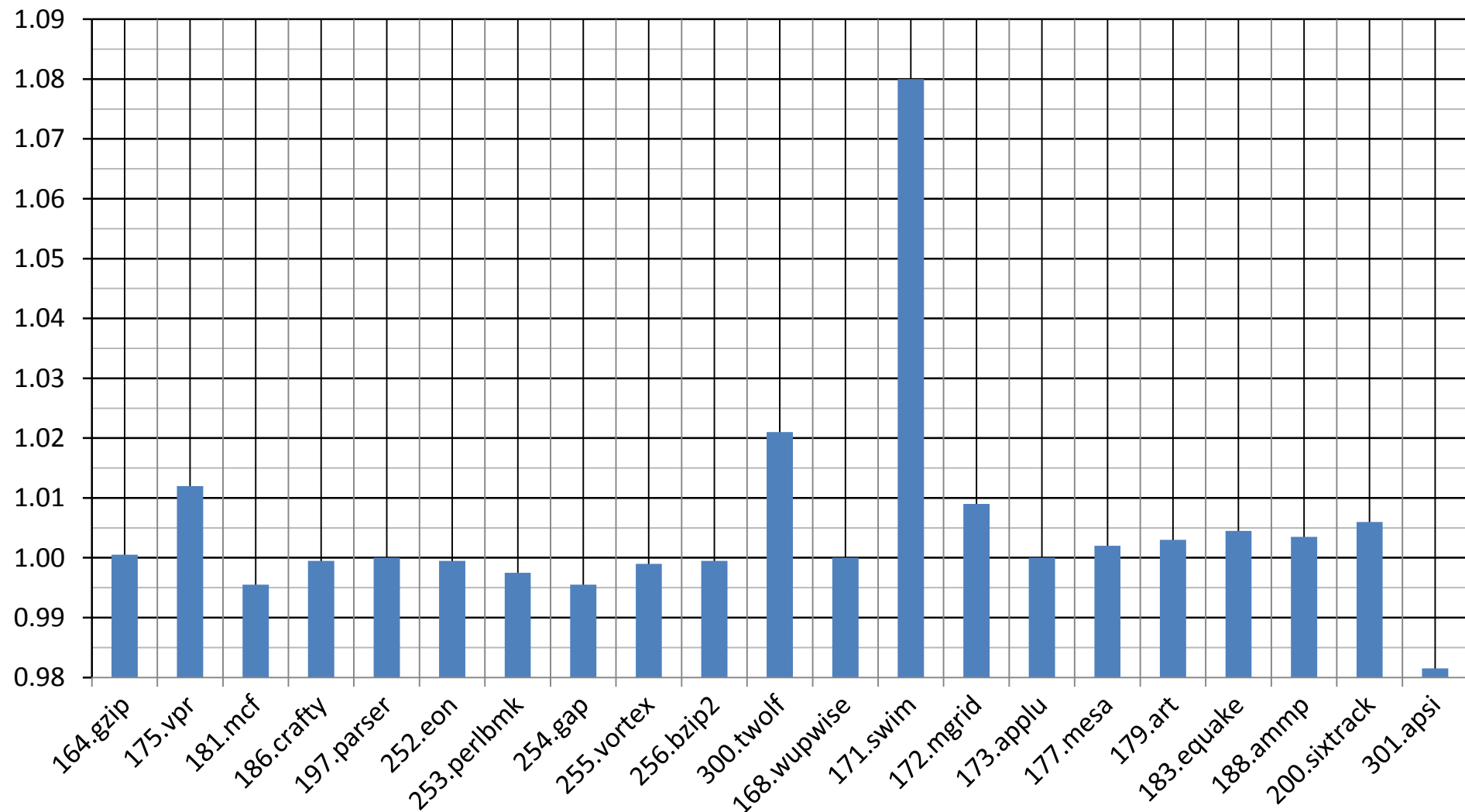
- Планирование

173.appli из Spec 2000:

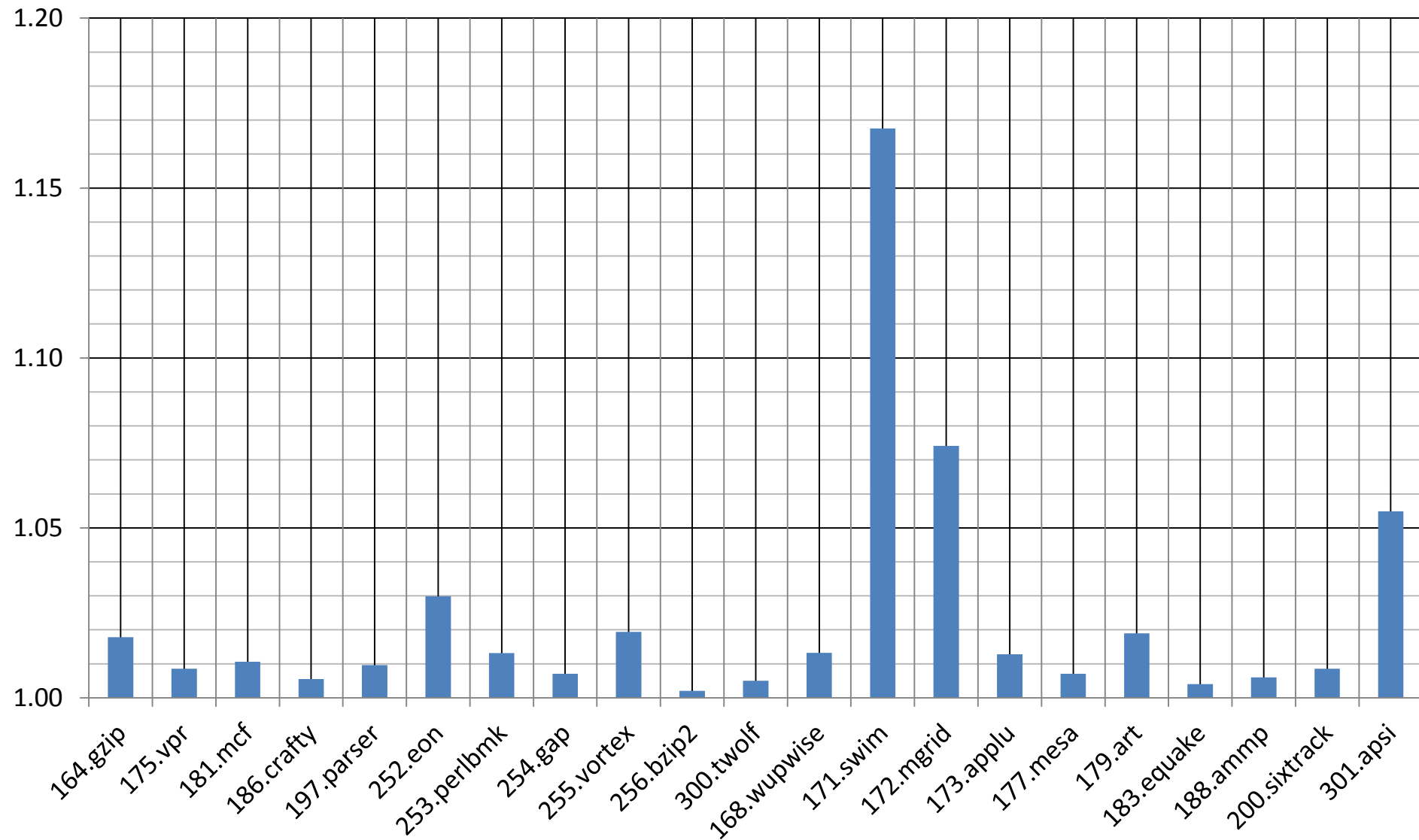
- Простое гнездо циклов
- 3 уровня вложенности
- 100 подходящих операций записи
(4 массива)

На этапе заключительного планирования операции записи по соседним адресам были перемешаны => Временной интервал между ними превысил `stmb_time_out`

- Коэффициент ускорения исполнения



- Увеличение времени компиляции



Вопросы?